

山东大学

二〇一九年招收攻读硕士学位研究生入学考试试题

科目代码 906 科目名称 数字电路

(答案必须写在答卷纸上, 写在试题上无效)

一、填空题 (共 35 分)

- (35)₁₀ = ()₂ = ()₈ = ()₁₆ = ()_{8421BCD}
- 通常将钟控触发器按逻辑功能分为 ()、()、()、() 等几种类型。
- () 门电路是目前各种数字集成电路中工作速度最快的。
- 1 个 10 位 D/A, 基准电压为 10V, 则该 D/A 的分辨率为 (), 能分辨出的最小输出电压为 () V。
- 单稳态触发器输出信号的宽度完全由 () 决定, 与 () 无关, () 只起触发作用。
- 寻址 2K×8 位容量的 RAM, 需要 () 根地址线和 () 根数据线, 用 6116 (2K×8) 实现 4K×16 容量的 RAM, 需要 () 片 6116 芯片。

二、简答题 (要有解题过程) (共 15 分, 每题 5 分)

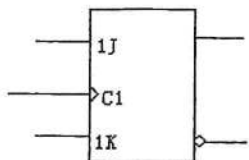
- 用公式法将函数化为最简与或式

$$F = A'B + AC'D + C'D' + ABC' + BC'D$$

- 用图形法化简函数为最简与或式

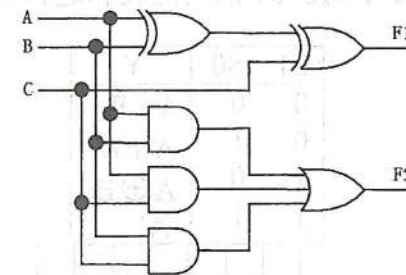
$$F(A, B, C, D) = \sum m(2, 3, 6, 7, 8, 9, 10, 11, 13, 14, 15)$$

- 试将 JK 触发器转换为 T 触发器。



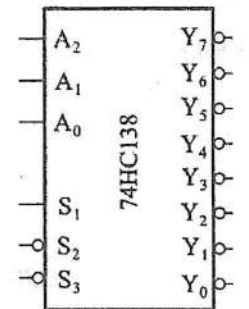
三、综合题 (共 100 分, 共 8 个问题)

- (10 分) 分析图示电路写出输出的逻辑表达式, 列出真值表。

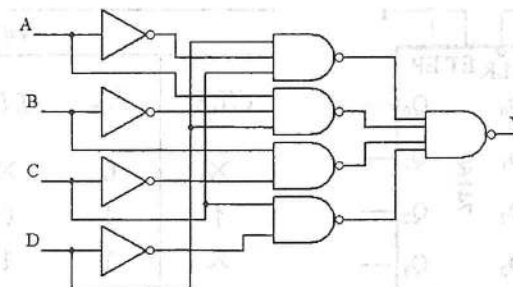


- (10 分) 试用两片 3 线-8 线译码器 74HC138 组成 4 线-16 线译码器, 将输入的 4 位二进制代码 $D_3D_2D_1D_0$ 译成 16 个独立的低电平信号 $Z_0' \sim Z_{15}'$ 。74HC138 的逻辑符号和功能表如下图。

输入					输出							
S_1	S_2+S_3'	A_2	A_1	A_0	Y_0'	Y_1'	Y_2'	Y_3'	Y_4'	Y_5'	Y_6'	Y_7'
0	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

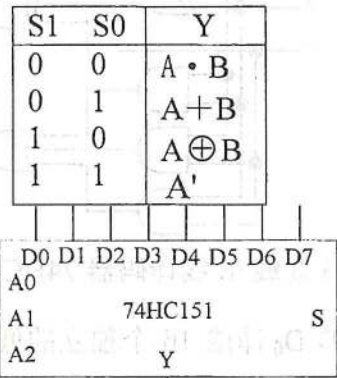


- (15 分) 试分析图示电路中当 A, B, C, D 单独一个改变状态时是否存在竞争-冒险现象? 如果存在竞争-冒险现象, 那么都发生在其它变量为何种取值的情况下?

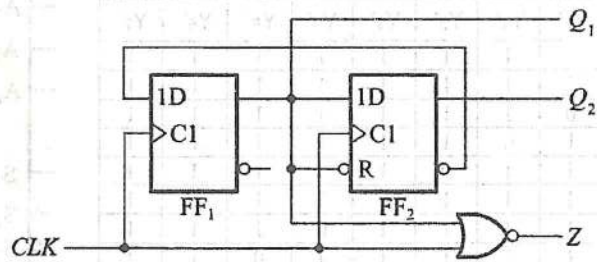


4. (15分) 试用一片8选1数据选择器74HC151和必要的门电路设计一个函数发生器电路, S1和S0为不同取值时, 输出Y实现输入A、B的各种不同运算。它的功能如下表所示。要求写出设计过程, 画出连线图。74HC151的功能表和逻辑符号如下图所示。

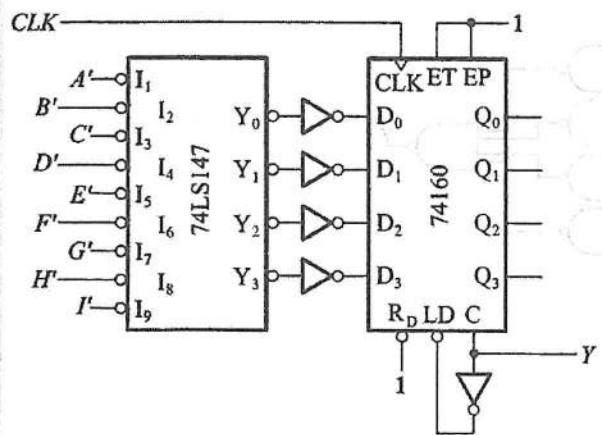
S	A2	A1	A0	Y
1	X	X	X	0
0	0	0	0	D0
0	0	0	1	D1
0	0	1	0	D2
0	0	1	1	D3
0	1	0	0	D4
0	1	0	1	D5
0	1	1	0	D6
0	1	1	1	D7



5. (10分) 试画出在一系列CLK脉冲作用下 Q_1 、 Q_2 和Z波形图。设触发器的初始状态 $Q_2Q_1 = 00$ 。



6. (10分) 下图所示电路是用74LS147和同步十进制计数器74160组成的可控分频器, 试说明当输入控制信号 A' 、 B' 、 C' 、 D' 、 E' 、 F' 、 G' 、 H' 、 I' 分别为低电平时, 输出端Y与CLK时钟的分频比是多少。74LS147、74160的功能表如下。

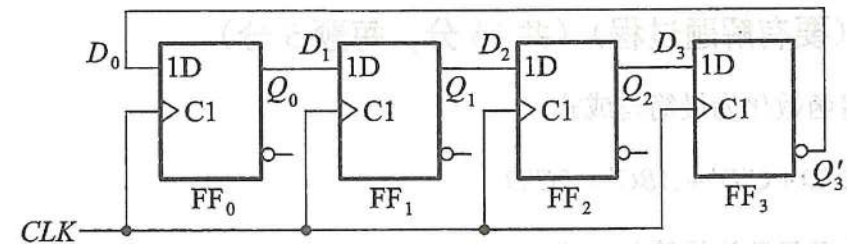


CLK	R_D	LD'	EP	ET	工作状态
X	0	X	X	X	置零
↑	1	0	X	X	预置数
X	1	1	0	1	保持
X	1	1	X	0	保持(C=0)
↑	1	1	1	1	计数

二一十进制优先编码器74LS147的功能表

输入									输出			
I_1'	I_2'	I_3'	I_4'	I_5'	I_6'	I_7'	I_8'	I_9'	Y_3'	Y_2'	Y_1'	Y_0'
1	1	1	1	1	1	1	1	1	1	1	1	1
X	X	X	X	X	X	X	X	0	0	1	1	0
X	X	X	X	X	X	X	0	1	0	1	1	1
X	X	X	X	X	X	0	1	1	1	0	0	0
X	X	X	X	X	0	1	1	1	1	0	0	1
X	X	X	X	0	1	1	1	1	1	0	1	0
X	X	X	0	1	1	1	1	1	1	0	1	1
X	X	0	1	1	1	1	1	1	1	1	0	0
X	0	1	1	1	1	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	1	0

7. (15分) 电路如下图所示, 若电路初始状态 $Q_3Q_2Q_1Q_0 = 0000$, 随着CLK脉冲的输入, 试分析其输出状态的变化, 并画出对应的状态图, 并分析电路是否合理, 若不合理, 则修改为一个合理的电路(若需修改只能在 FF_0 触发器的输入端进行)。



8. (15分) 试用D触发器及必要的门电路设计一个“1001”检测器, 电路有一个输入端X和一个输出端Z。当输入出现“1001”序列时, 输出信号 $Z=1$ 。其他输入序列下, 输出 $Z=0$ 。写出驱动方程和输出方程即可, 不必画图。

例如: 输入出现如下序列 X: 01001001110

输出形成相应序列 Z: 00001001000